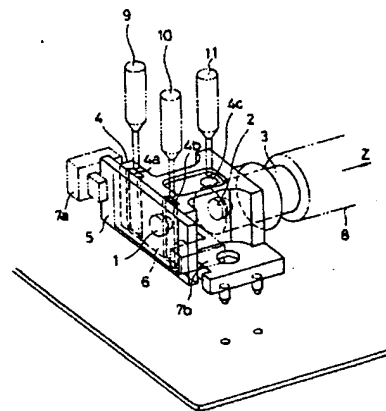


**(54) LIGHT-EMISSION OPTICAL DEVICE**

(11) 5-136952 (A) (43) 1.6.1993 (19) JP  
 (21) Appl. No. 3-300700 (22) 15.11.1991  
 (71) CANON INC (72) JUN AZUMA  
 (51) Int. Cl.<sup>5</sup> H04N1/04, B41J2/44, G02B7/00, G02B26/10

**PURPOSE:** To decrease an adjustment deviation at additional tightening of screws and to reduce the cost by fixing a base for a semiconductor laser of the light-emission optical device and lens barrel holder of a collimator lens by means of an adhesive member.

**CONSTITUTION:** This optical device is provided with a semiconductor laser 1 being a light source, a base 5 supporting the semiconductor laser, a collimator lens 2 collimating an emitting light of the semiconductor laser, a lens barrel 3 supporting the collimator lens 2, a holder 4 supporting the inside of the lens barrel 3, and an electric printed circuit board 6 used to emit and drive the semiconductor laser 1. Then grooves 4a-4c used to adhere the holder 4 and the base 5 are formed in addition to an adhered face between them to adhere the holder 4 and the base 5. In this case, a snap fit shape is formed to the end of the base 5 or holder 4 and the base 5 and the holder 4 are fixed by the snap fit and adhesives. Thus, the adjustment deviation at additional screw tightening is reduced and number of screws is reduced, then the component cost is reduced.



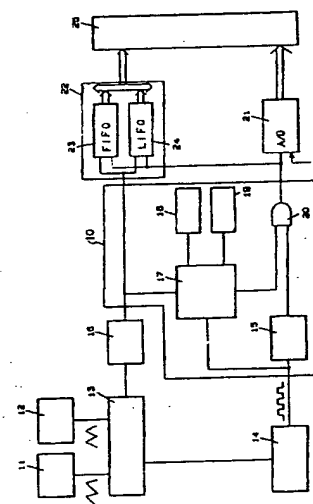
9-11: adhesion dispenser. 7a, 7b: finger section

**(54) VIDEO CLOCK SIGNAL GENERATOR AND ITS GENERATING METHOD**

(11) 5-136953 (A) (43) 1.6.1993 (19) JP  
 (21) Appl. No. 3-295943 (22) 12.11.1991  
 (71) NIKON CORP (72) HISASHI OKUGAWA(1)  
 (51) Int. Cl.<sup>5</sup> H04N1/04, G02B26/10

**PURPOSE:** To reduce or eliminate the deterioration in the picture quality due to deviation of a picture by making sampling timings coincident when a picture is sampled for a forward path and a return path to reduce a frame time.

**CONSTITUTION:** The video clock signal generator is devised such that a symmetrical reference signal with respect to the forward and reverse path of a waveform is used and both the forward path and the reverse path are sampled, is provided with a scanning direction discrimination circuit 16, and an address generating circuit 22 having an FIFO address section 23 operated corresponding to the discrimination result of the scanning direction discrimination circuit 16 and an LIFO address section 24 and also provided with an offset processing section 10 adjusting the time lag between the forward path and the return path so as to match the sampling timing.



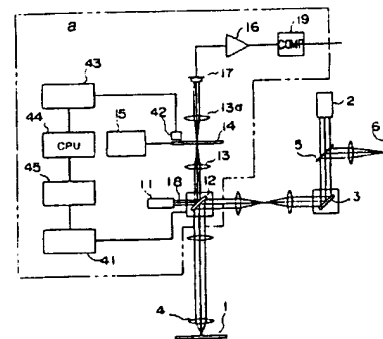
11: vertical galvano meter, 12: horizontal galvano meter, 13: synchronization control circuit, 14: sampling clock generating circuit unit, 15: phase shift circuit, 17: sampling clock mask circuit, 18: forward offset clock register, 19: return offset clock register, 21: A/D converter, 25: frame memory, a: picture signal

**(54) VIDEO CLOCK SIGNAL GENERATOR**

(11) 5-136954 (A) (43) 1.6.1993 (19) JP  
 (21) Appl. No. 3-295944 (22) 12.11.1991  
 (71) NIKON CORP (72) HISASHI OKUGAWA  
 (51) Int. Cl.<sup>5</sup> H04N1/04, G02B26/10

**PURPOSE:** To obtain a desired magnified picture by limiting a frequency of an optical detection signal reflected in or transmitted through a grained line of a linear scale to be low.

**CONSTITUTION:** This generator is provided with various linear scales 22-25 in which the width of a range with grained lines formed thereto is made different and the amplitude of a vibration scanner 12 is in matching with a selected linear scale among the linear scales 22-25. When the scanning range is made narrow to obtain a magnified picture, a linear scale with a narrow range on which grained lines are formed is selected among the linear scales 22-25 and the amplitude of the vibration scanner 12 is made narrow.



41: drive circuit, 45: moving device, 43: detection circuit, 45: amplitude control circuit, a: clock pulse generator

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-136953  
 (43)Date of publication of application : 01.06.1993

(51)Int.Cl.

H04N 1/04  
 G02B 26/10

(21)Application number : 03-295943  
 (22)Date of filing : 12.11.1991

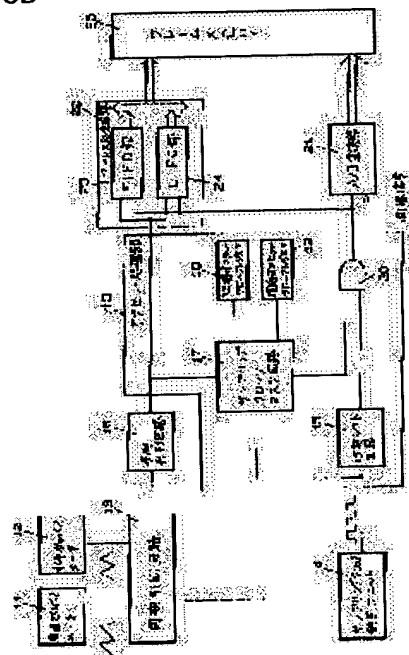
(71)Applicant : NIKON CORP  
 (72)Inventor : OKUGAWA HISASHI  
 KUROIWA YOSHINORI

## (54) VIDEO CLOCK SIGNAL GENERATOR AND ITS GENERATING METHOD

## (57)Abstract:

**PURPOSE:** To reduce or eliminate the deterioration in the picture quality due to deviation of a picture by making sampling timings coincident when a picture is sampled for a forward path and a return path to reduce a frame time.

**CONSTITUTION:** The video clock signal generator is devised such that a symmetrical reference signal with respect to the forward and reverse path of a waveform is used and both the forward path and the reverse path are sampled, is provided with a scanning direction discrimination circuit 16, and an address generating circuit 22 having an FIFO address section 23 operated corresponding to the discrimination result of the scanning direction discrimination circuit 16 and an LIFO address section 24 and also provided with an offset processing section 10 adjusting the time lag between the forward path and the return path so as to match the sampling timing.



## LEGAL STATUS

[Date of request for examination] 09.11.1998  
 [Date of sending the examiner's decision of rejection]  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]  
 [Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]  
 [Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-136953

(43)公開日 平成5年(1993)6月1日

(51)IntCl.<sup>5</sup>

H04N 1/04

G02B 26/10

識別記号

104 Z 7251-5C

A

庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数2(全 8 頁)

(21)出願番号

特願平3-295943

(22)出願日

平成3年(1991)11月12日

(71)出願人 000004112

株式会社ニコン

東京都千代田区丸の内3丁目2番3号

(72)発明者 奥川 久

神奈川県横浜市栄区長尾台町471番地 株

式会社ニコン横浜製作所内

(72)発明者 黒岩 義典

神奈川県横浜市栄区長尾台町471番地 株

式会社ニコン横浜製作所内

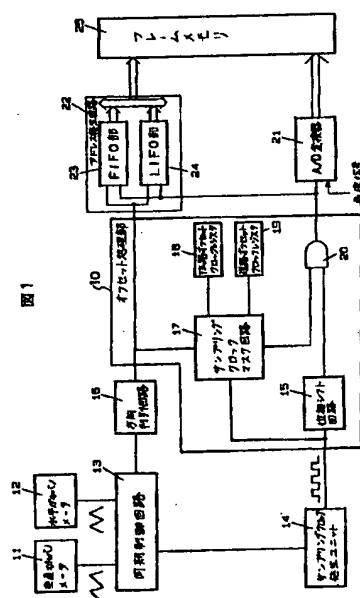
(74)代理人 弁理士 笹井 浩毅 (外2名)

(54)【発明の名称】 ビデオクロック信号発生装置および発生方法

(57)【要約】

【目的】 往路および復路で画像をサンプリングしてフレームタイムを短くする場合に、サンプリングタイミングを一致させ、画像のズレによる画質の劣化を軽減しあるいは生じないようにすることができるようにする。

【構成】 波形の往路と復路とが対称的な基準信号により、往路と復路とをいずれもサンプリングするようにしたビデオクロック信号発生装置であって、走査方向判別回路16と、該走査方向判別回路16の判別結果に対応して動作するFIFO用アドレス部23およびLIFO用アドレス部24を有するアドレス発生回路22とを備え、往路と復路との時間遅れを調節してサンプリングタイミングを合わせるオフセット処理部10を設けてある。



## 【特許請求の範囲】

【請求項1】 往復運動するスキャナを用いて該スキャナの往路走査と復路走査との両方において走査角度に応じてサンプリング信号を発生させるビデオクロック信号発生装置であって、

走査方向判別回路と、該走査方向判別回路の判別結果に対応してFIFO用アドレスおよびLIFO用アドレスを発生するアドレス発生回路とを備え、

往路走査と復路走査においてサンプリングする位置がずれるのを補正するオフセット処理部を設けたことを特徴とするビデオクロック信号発生装置。 10

【請求項2】 往復運動するスキャナを用いて該スキャナの往路走査と復路走査との両方において走査角度に応じてサンプリング信号を発生させるビデオクロック信号発生方法であって、

往路走査時はFIFO用アドレスを用い、復路走査時は復路はLIFO用アドレスを用い、往路と復路とのすくなくとも一方で一走査に必要な数より多くクロック信号を発生させ、往路走査時と復路走査時でサンプリングクロック信号の有効範囲を変え、しかもサンプリングクロック信号が発生してから実際にサンプリングする時間を変え 20 るようにしたことを特徴とするビデオクロック信号発生方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、往復運動するスキャナを用いて該スキャナの往路走査と復路走査との両方において走査角度に応じてサンプリング信号を発生させるビデオクロック信号発生装置および発生方法に関し、レーザ走査顕微鏡などのように、試料にスポット光を照射して走査し、そのスポット光の位置に応じて試料から得られる反射光、透過光、蛍光等をとらえて画像を形成する光走査型画像入力装置に利用できるものである。 30

## 【0002】

【従来の技術】 従来、光走査型画像入力装置では、水平スキャナとして、一方向に等角速度で振動する非対称動作型のガルバノメータスキャナを使用していた。この方式によれば、図6に示すように、往路a1に対して復路a2の時間を十分短くする必要があり、極端に異なる角速度を安定して動作させることは難しく、そのため、一周期の走査時間もあまり早くできない。 40

【0003】 そこで、高速走査のため、水平スキャナとして2方向に等速度で振動する対称型のガルバノメータや共振を利用するレゾナントスキャナを使用することが行なわれている。この方式では動作が対称的であるので、図7に示すように、振れ角の時間変化は往路a3も復路a4も等しくなる。水平スキャナを走査し、往路a3および復路a4のいずれの走査からも画像をサンプリングすると、周波数が一気に2倍になるので、フレームタイムは1/2になる。さらに、復路a4の傾斜が緩や 50

かで波形が対称形であるので、スキャナは安定した動作をすることが容易となり、高速振動が可能となることもあってよりフレームタイムの短縮化を図ることができる。

【0004】 そして、水平走査における往路と復路との両方で画像を取り込むことができるよう、往路のときはFIFO (First in first out) メモリ、復路ではLIFO (Last in first out) メモリで画像を形成するようにしていた。

【0005】 図5はFIFO用アドレスとLIFO用アドレスにより画像を処理する場合の従来のビデオクロック信号発生装置を示している。水平スキャナ1は水平走査制御回路2により動作する。サンプリングクロック発生ユニット7からは往路走査と復路走査との両方において走査角度に応じたサンプリングクロック信号が出力される。アドレス発生回路6では、水平走査制御回路2からの水平走査方向のモニタ信号が方向判別回路3により波形整形され、その信号からFIFO用アドレス発生回路4またはLIFO用アドレス発生回路5のいずれからアドレスを出力するかを判断し、サンプリングクロック発生ユニット7によるサンプリングクロックに同期してアドレスが出力される。

【0006】 このようにFIFOメモリおよびLIFOメモリにより往路と復路とで画像を形成するようにすると前記のようにフレームタイムは著しく短くなる。

## 【0007】

【発明が解決しようとする課題】 しかしながら、このような従来の技術では、一般に光走査型画像入力装置では、あるポイントをサンプリングする場合、スキャナがそのポイントに対応する角度に達してから実際にサンプリングされるまでに時間遅れが生じるものであり、往路のみで画像を得る場合はこの時間遅れは画質にはほとんど影響を及ぼさないが、往路と復路とで画像を得る場合は次のような問題が生じる。

【0008】 図3は前記時間遅れのない理想的な場合の往路・復路走査で画像を取り込む様子を示している。試料は垂直方向に長手の明・暗帯の或るものとし、矢印は実際にサンプリングする試料の位置を示す。往路走査で取り込まれた画像データはフレームメモリの奇数列に記憶され、復路走査で取り込まれた画像データはフレームメモリの偶数列に記憶される。図にはフレームメモリ内に記憶された画像データの様子をハッチングによる明暗で表わしている。時間遅れのない場合は図3に示すように、往路・復路でのサンプリング位置が一致して画像がずれることはない。しかしながら、これは理想的な場合であって、実際にはあり得ない。

【0009】 実際には、図4に示すように時間遅れtdが生じ、サンプリング位置が走査方向にずれる。往路・復路走査で画像を得る場合、このずれ方向がサンプリングすべき点に対して反対方向になるため、図3のフレー

メモリと図4のフレームメモリとを比べると一目で解るように、往路走査と復路走査とで対応するそれぞれのサンプリング位置は極端にずれ、画像が著しく悪化するという問題点があった。

【0010】本発明は、このような従来の技術が有する問題点に着目してなされたもので、往路および復路走査で画像をサンプリングしてフレームタイムを短くする場合に、往路・復路走査でのサンプリング位置を一致させ、画像のズレによる画質の劣化を軽減しあるいは生じないようにすることができるようにしたビデオクロック信号発生装置および発生方法を提供することを目的としている。

#### 【0011】

【課題を解決するための手段】かかる目的を達成するための本発明の要旨とするところは、

1 往復運動するスキヤナを用いて該スキヤナの往路走査と復路走査との両方において走査角度に応じてサンプリング信号を発生させるビデオクロック信号発生装置であって、走査方向判別回路(16)と、該走査方向判別回路(16)の判別結果に対応してFIFO用アドレス(23)およびLIFO用アドレス(24)を発生するアドレス発生回路(22)とを備え、往路走査と復路走査においてサンプリングする位置がずれるのを補正するオフセット処理部(10)を設けたことを特徴とするビデオクロック信号発生装置。

【0012】2 往復運動するスキヤナを用いて該スキヤナの往路走査と復路走査との両方において走査角度に応じてサンプリング信号を発生させるビデオクロック信号発生方法であって、往路走査時はFIFO用アドレス(23)を用い、復路走査時は復路はLIFO用アドレス(24)を用い、往路と復路とのすくなくとも一方で一走査に必要な数より多くクロック信号を発生させ、往路走査時と復路走査時でサンプリングクロック信号の有効範囲を変え、しかもサンプリングクロック信号が発生してから実際にサンプリングする時間を変えるようにしたことを特徴とするビデオクロック信号発生方法、に存する。

#### 【0013】

【作用】画像処理においては、往復運動するスキヤナの往路と復路との両方でサンプリングされる。走査方向は走査方向判別回路(16)により判別され、この判別結果に応じてアドレス発生回路(22)は、往路はFIFO用アドレス(23)により、復路はLIFO用アドレス(24)によりアドレスを発生させる。オフセット処理部10は往路と復路とのサンプリングの開始クロックをオフセットしサンプリング位置のずれをなくして良質な画像になるようにする。

【0014】より具体的な方法としては、往路と復路とのすくなくとも一方で一走査に必要なサンプリング数より多くクロック信号を発生させ、余分なクロック信号を

無効とすることで時間遅れを調節してサンプリングタイミングを合わせることができるものである。

#### 【0015】

【実施例】以下、図面に基づき本発明の一実施例を説明する。図1は本発明の一実施例を示している。

【0016】ビデオクロック信号発生装置は、垂直スキヤナとして非対称動作型のガルバノメータ11を用い、水平スキヤナとして対称動作型のガルバノメータ12を用い、水平往復画像取り込みによる高速走査型画像入力装置に利用するものである。

【0017】ガルバノメータ11とガルバノメータ12とは同期制御されるよう水平・垂直の同期制御回路13に接続している。同期制御回路13から出力されているガルバノメータ12が走査している方向を示す判別信号を受ける走査方向判別回路16が設けられている。サンプリングクロック発生ユニット14からはガルバノメータ12の往路走査と復路走査との両方の走査角度に応じたサンプリングクロックが出力されており(例えばエンコーダのようなもの)、その数は往路または復路の1水平走査内に必要なサンプリング数よりも数個多くなっている。さらにサンプリングクロックを1周期内で意図的に遅延させることが可能なよう位相シフト回路15がサンプリングクロック発生ユニット14に接続されている。位相は数段階に調整することが可能である。

【0018】走査方向判別回路16にはサンプリングマスク回路17およびアドレス発生回路22に接続し、サンプリングマスク回路17には往路オフセットクロックレジスタ18と復路オフセットクロックレジスタ19が接続している。サンプリングマスク回路17はオフセットカウンタであり、走査方向判別回路16からの往路、復路の判別信号により復路オフセットクロックレジスタ19または往路オフセットクロックレジスタ18からサンプリングクロックをマスクすべきクロック数を読み込み、該マスク信号をANDゲート20に出力するものである。

【0019】往路オフセットクロックレジスタ18は往路画像取り込みで無効とするサンプリングクロック数を記憶し、復路オフセットクロックレジスタ19は復路画像取り込みで無効とするサンプリングクロック数を記憶しており、それぞれのレジスタには実際、回路の遅延による往路、復路でのサンプリング位置のズレが最小となるような組み合わせが設定されている。

【0020】サンプリングマスク回路17と位相シフト回路15に接続しているANDゲート20はサンプリングマスク回路17のマスク信号により位相シフト回路15で調整されたクロック信号にゲートをかけ必要なサンプリングクロックを通過させるものである。ANDゲート20にはA/D変換器21とアドレス発生回路22が接続している。アドレス発生回路22はFIFO用アドレス部23とLIFO用アドレス部24とを有し、走査

方向判別回路16からの信号によりFIFO用アドレス部23からアドレスを出力するか、LIFO用アドレス部24からアドレスを出力するかを判断していずれかのアドレスを出力するものである。

【0021】位相シフト回路15、サンプリングマスク回路17、往路オフセットクロックレジスタ18、復路オフセットクロックレジスタ19、ANDゲート20がオフセット処理部10を構成しており、さらに、アドレス発生回路22からのアドレスにA/D変換器21による画像信号のデータを記憶するフレームメモリ25が設けられている。

【0022】次に作用を説明する。

【0023】ビデオクロック信号発生装置は、垂直スキャナとして非対称動作型のガルバノメータ11を用い、水平スキャナとして対称動作型のガルバノメータ12を用い、水平往復画像取り込みによる高速走査型画像入力装置に利用するものである。

【0024】ガルバノメータ11とガルバノメータ12とは水平・垂直の同期制御回路13により水平方向には対称的に、垂直方向には非対称に同期走査される。図示省略したレーザ光ビームはこの2つのスキャナにより2次元走査される。また、同期制御回路13からはガルバノメータ12が走査している方向を示す判別信号が走査方向判別回路16に出力され波形整形される。

【0025】一方、サンプリングクロック発生ユニット14からは、往路または復路の1水平走査内に必要なサンプリング数よりも数個多く、ガルバノメータ12の走査角度に応じたサンプリングクロックが出力される。そのサンプリングクロックは位相シフト回路15により数段階に位相を調整することが可能となっており、結果としてサンプリングクロックを1周期内で意図的に遅延させることが可能である。位相シフト回路15を通ったサンプリングクロックはサンプリングマスク回路17からのマスク信号によってANDゲート20においてゲートが掛けられ、サンプリングの有効クロックが出力される。

【0026】サンプリングマスク回路17はオフセットカウンタになっており、走査方向判別回路16からの往路、復路の判別信号から、その走査のサンプリングクロックの何個目からを有効にするかを往路の場合は往路オフセットクロックレジスタ18より読み込み、復路の場合は復路オフセットクロックレジスタ19より読み込み、それぞれ無効なクロックをマスクするようなタイミングでマスク信号を出力する。このように余分なクロック信号を無効とすることで往路走査と復路走査での画像の取り込み開始位置を1クロック単位に調整することができる。

【0027】ANDゲート20を通ったクロックはA/D変換器21とアドレス発生回路22に入力される。アドレス発生回路22では、走査方向判別回路16からの

信号によりFIFO用アドレス部23からアドレスを出力するか、LIFO用アドレス部24からアドレスを出力するかを判断し、ANDゲート20を通ったサンプリングクロックによりアドレスをフレームメモリ25に出力し、フレームメモリ25は当該データを記憶する。

【0028】図2は余分なクロック信号を無効とすることで時間遅れをなくしてサンプリングタイミング位置を合わせた状態を示しており、往路・復路でのサンプリング位置が一致しているので画像のずれが補正されている。ここでは、図4で説明した時間遅れ $t_d$ が約2分の1画素分に相当するものと仮定すると、往路と復路とで対応するそれぞれのサンプリング位置の相対ずれ量は1画素分に相当することになる。この1画素分のずれを除去するには、復路における各画素のサンプリングのタイミングを予め1画素分だけ早めておけばよい。

【0029】すなわち、位置水平走査のサンプリングする数は、必要により数個多くしてあるので（図では2個）、往路走査においては最初のクロック信号から有効とし、最後の $n+1, n+2$ の2クロックを無効とする。復路については、最初の1クロックを無効とし、第2のクロック信号からが像の取り込みを開始し、最後のクロックを無効とする。そのことにより、往路走査と復路走査でサンプリングの位置ずれを軽減することができ、さらにずれ量の微調整は位相シフト回路15にてクロックの位相をずらすことにより調整できる。

【0030】

【発明の効果】本発明にかかるビデオクロック信号発生装置および発生方法によれば、基準信号の往路と復路とを走査方向に応じて往路はFIFOメモリで、復路はLIFO用メモリでサンプリングし、往路と復路との時間遅れを調節してサンプリングタイミングを合わせるようにしたから、サンプリングタイミングが一致し、画像のズレによる画質の劣化を軽減しあるいは生じないようにして良質な画像とするビデオクロック信号発生装置となる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るビデオクロック信号発生装置を示すブロック図である。

【図2】時間遅れをなくしてサンプリングタイミング位置を合わせて往路と復路とをサンプリングする様子を示す説明図である。

【図3】時間遅れがない場合の往路と復路とのサンプリングの様子を示す説明図である。

【図4】時間遅れがある場合の往路と復路とのサンプリングの様子を示す説明図である。

【図5】従来のビデオクロック信号発生装置を示すブロック図である。

【図6】スキャナが非対称動作型である場合の、走査レーザ光の振れ角の時間変化を示す線図である。

【図7】スキャナが対称動作型である場合の、走査レー

ザ光の振れ角の時間変化を示す線図である。

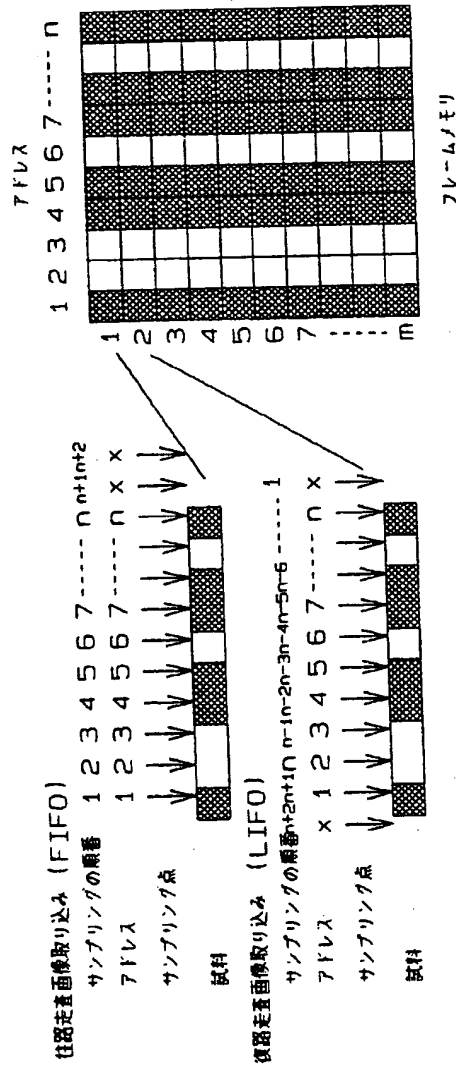
【符号の説明】

- 11…垂直ガルバノメータ
- 12…水平ガルバノメータ
- 13…同期制御回路
- 14…サンプリングクロック発生ユニット
- 16…走査方向判別回路
- 10…オフセット処理部
- 15…位相シフト回路

- 17…サンプリングマスク回路
- 18…往路オフセットクロックレジスタ
- 19…復路オフセットクロックレジスタ
- 20…ANDゲート
- 21…A/D変換器
- 22…アドレス発生回路
- 23…FIFO用アドレス部
- 24…LIFO用アドレス部
- 25…フレームメモリ

【図2】

図2



【図1】

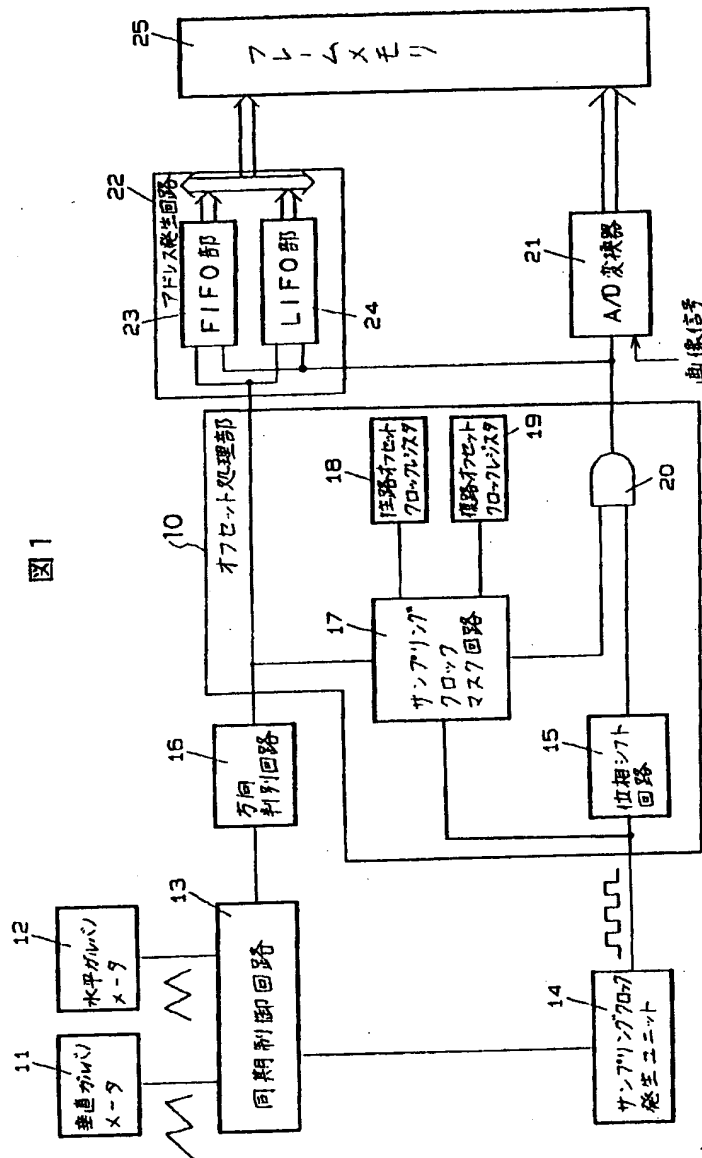
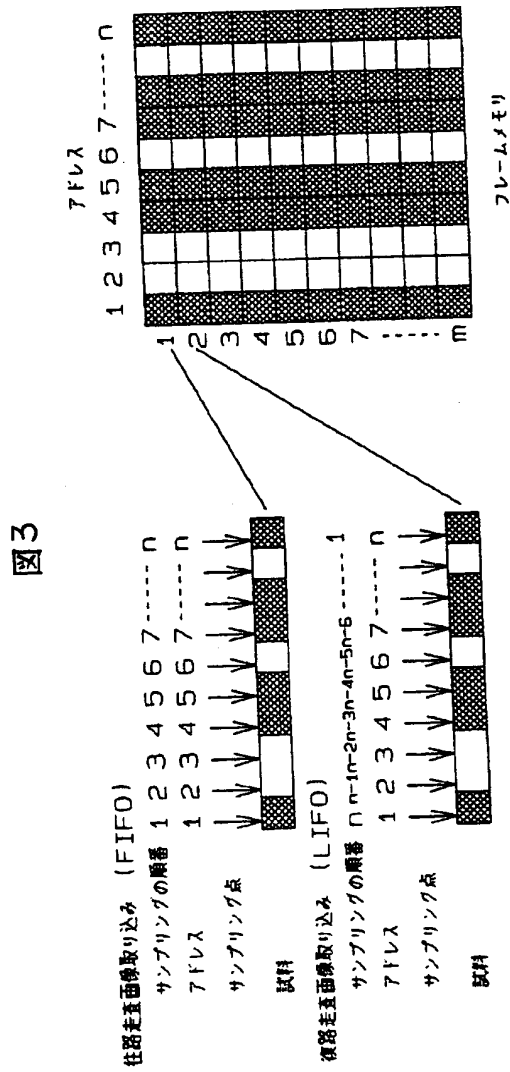


図1

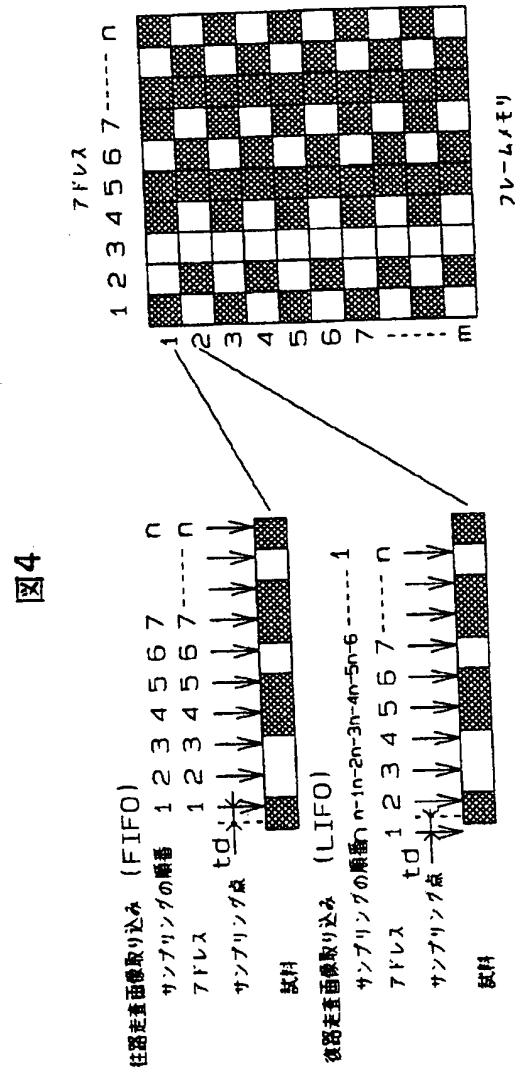


(7)

【図3】

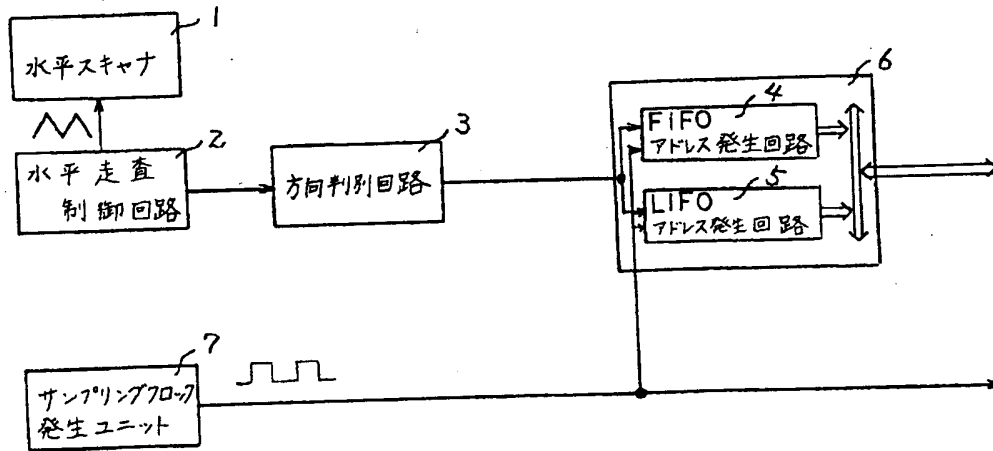


【図4】



【図5】

図5



【図6】

【図7】

図6

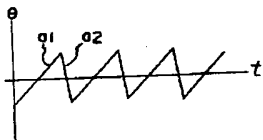


図7

